

(19) 日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号

特開平8-78575

(43) 公開日 平成 8 年 (1996) 3 月 22 日

(51) Int.Cl.<sup>6</sup>

H 0 1 L 23/12

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 L 23/ 12

N

Q

審査請求 未請求 請求項の数 4 F D (全 6 頁)

(21) 出願番号 特願平6-234040

(22) 出願日 平成 6 年 (1994) 9 月 2 日

(71) 出願人 000003193

凸版印刷株式会社

東京都台東区台東 1 丁目 5 番 1 号

(72) 発明者 大房 俊雄

東京都台東区台東 1 丁目 5 番 1 号 凸版印刷株式会社内

(72) 発明者 塚本 健人

東京都台東区台東 1 丁目 5 番 1 号 凸版印刷株式会社内

(72) 発明者 土岐 荘太郎

東京都台東区台東 1 丁目 5 番 1 号 凸版印刷株式会社内

(74) 代理人 弁理士 市之瀬 宮夫

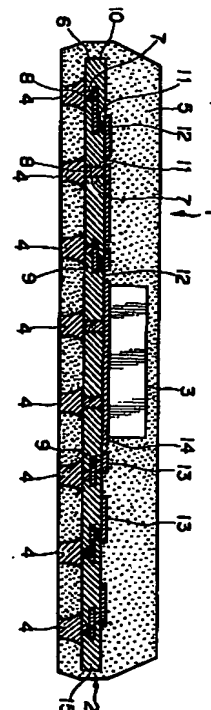
(54) 【発明の名称】 半導体装置及びそれに使用されるチップキャリアの

製造方法

(57) 【要約】

【目的】 薄型にして高速動作を可能にした半導体装置を提供すること。

【構成】 この半導体装置は、導体パターンと絶縁層の支持基板となる積層板をなくし、この積層板に代えて銅合金板 17 を用い、次のように構成したチップキャリア 2 を使用している。このチップキャリア 2 は、次のようにして得られる。すなわち、銅合金板 17 上に最低限必要な絶縁層 6、導体パターン 9、絶縁層 10、導体パターン 13 と順次積層して積層部 15 を構成する。この積層が終了した後、銅合金板 17 を所定のパターンにエッチング加工することにより、逆富士山型の外部接続用端子 4 を構成させる。これにより、最低限の最低限必要であるところの、導体パターン、絶縁層、外部接続用端子のみで構成することができる。このチップキャリア 2 に IC チップ 3 を搭載し、モールド樹脂で外部接続用端子 4 の一部を残しモールドすることにより半導体装置 1 が得られる。



## 1

## 【特許請求の範囲】

【請求項 1】 半導体集積回路素子の搭載部と、その半導体集積回路素子の配線用パターンとを有し、かつ外部回路との接続に使用される接続端子を設けたチップキャリアに半導体集積回路素子を搭載してなる半導体装置において、

前記チップキャリアは、導体からなる支持基板上に、所定の配線パターンが設けられた絶縁層及び所定の配線パターンとされた導体パターンからなる積層部と、前記半導体支持基板を所定のパターンに加工してなる外部接続用端子とからなることを特徴とする半導体装置。

【請求項 2】 前記導体板は、 $35\mu\text{m}\sim 1000\mu\text{m}$ の厚さの金属板であることを特徴とする請求項 1 記載の半導体装置。

【請求項 3】 半導体集積回路素子の搭載部と、その半導体集積回路素子の配線用パターンとを有し、かつ外部回路との接続に使用される接続端子を設けたチップキャリアに半導体集積回路素子を搭載し、かつ前記配線用パターンと半導体集積回路素子とを接続してなる半導体装置において、

前記チップキャリアは、導体からなる支持基板上に、所定のパターンが設けられた絶縁層及び所定の配線パターンとされた導体パターンからなる積層部と、前記半導体支持基板を所定のパターンに加工してなる外部接続用端子とから構成され、かつ前記チップキャリアに固定した半導体集積回路素子を含め、かつ外部接続用端子の一部を除いてモールドしてなることを特徴とする半導体装置。

【請求項 4】 前記半導体集積回路素子の搭載部と、その半導体集積回路素子の配線用パターンとを有し、かつ外部回路との接続に使用される接続端子を設けてなるチップキャリアを製造される方法において、導体からなる支持基板上に絶縁層を設けるとともに当該絶縁層に所定のパターンを設ける工程と、当該絶縁層の所定のパターン内に導体を設けるとともに当該絶縁層の上に所定の導体パターンを積層する工程と、前記半導体支持基板を所定のパターンに加工して外部接続用端子とする工程とからなることを特徴とするチップキャリアの製造方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、外部接続用端子を有しかつ半導体集積回路素子が搭載できるチップキャリアに対して、半導体集積回路素子を搭載してなる半導体装置と、この半導体装置に用いるチップキャリアの製造方法に関するものである。

【0002】 さらに詳しくは、支持基板に導体等を使用し、この導体等で外部接続用端子を形成してなるチップキャリアに半導体集積回路素子を搭載してなる半導体装置と、この導体からなる支持基板上に絶縁層と導体パ

## 2

ーンとを必要に応じて積層し、かつ前記支持基板を外部接続用端子に加工するチップキャリアの製造方法とに関するものである。

## 【0003】

【従来の技術】 従来、この種のチップキャリアは、例えば、半導体集積回路素子（以下、「ICチップ」と称する）を搭載する搭載部と、その ICチップの接続端とワイヤーボンディング等によって接続される配線用パターンとを支持基板の一面に設け、かつ外部回路との接続に使用される接続端子の他面に設けた構造のものも提供されている。

【0004】 図 4 は、従来のチップキャリアの構造を示す断面図である。図 4 に示すように、絶縁層に樹脂系基材を用いたボールグリッドアレー型 (Ball Grid Array; 以下「BGA型」と略称する) のチップキャリア 110 は、次のように構成されている。すなわち、この BGA型チップキャリア 110 はプリント配線板用のガラス-エポキシまたはガラス-Bトレジンの積層板 111 を基材として使用して構成されており、この積層板 111 の一面には、ICチップを搭載する搭載部 112 と、その搭載部 112 の周囲に所定の配線パターンで形成された導体パターン 113 とが設けられている。また、前記積層板 111 の他面には、所定の回路構成に従って配線パターンで形成された導体パターン 114 が設けられており、その導体パターン 114 の所定の位置に導体からなるボール接続端子 115 が固定されている。そして、前記表面側の導体パターン 113 と、裏面側の導体パターン 114 とは必要に応じてスルーホール 116 で接続されている。

【0005】 このようなチップキャリア 110 の搭載部 112 に、ICチップ 117 を搭載し、導体パターン 113 の所定の電極部と ICチップ 117 の接続部とを図示しないワイヤーボンディング等で接続し、かつボール接続端子 115 の他面を樹脂でモールドしてパッケージ化することにより、半導体装置を得ることができる。

## 【0006】

【発明が解決しようとする課題】 このように従来の半導体装置によれば、チップキャリアに上述した基材を使用しているため、この基材（積層板 111）の厚みが 0.5~1.0 [mm] 程度となり、当該チップキャリアを含む半導体装置のパッケージ全体の厚さを制約してしまう欠点があった。

【0007】 特に、近年頻繁に使用されている、全体の厚さが 1.0 [mm] 程度の半導体装置のパッケージには、いわゆる「薄型のクワッド・フラット・パッケージ型 (Quad Flat Package ; 以下「QFP型」という) のパッケージ（以下、「TQFP」ともいう) を使用するしかなかった。

【0008】 また、図 4 のタイプの従来の半導体装置は、ICチップから引き出した導体パターンをチップキ

## 3

キャリア周囲に配置したスルホールを経由して、裏面に設けたボール接続端子まで接続しなければならないため、必然的に配線長が長くなり、高速動作する IC チップのパッケージとして使用するには、伝播遅延が問題となっていた。

【0009】本発明は、上述した欠点を解消し、薄型かつ高速動作を可能にした半導体装置及びチップキャリアの製造方法を提供することを目的としている。

【課題を解決するための手段】上記目的を達成するために、請求項 1 記載の発明に係わる半導体装置は、半導体集積回路素子の搭載部と、その半導体集積回路素子の配線用パターンとを有し、かつ外部回路との接続に使用される接続端子を設けたチップキャリアに半導体集積回路素子を搭載してなる半導体装置において、前記チップキャリアを、導体からなる支持基板上に、所定の配線パターンが設けられた絶縁層及び所定の配線パターンとされた導体パターンからなる積層部と、前記導体支持基板を所定のパターンに加工してなる外部接続用端子とからなることを特徴とするものである。

【0010】請求項 2 記載の導体板は、 $35\mu\text{m}\sim 1000\mu\text{m}$  の厚さの金属板であることを特徴とするものである。

【0011】上記目的を達成するために、請求項 3 記載の発明に係わる半導体装置は、半導体集積回路素子の搭載部と、その半導体集積回路素子の配線用パターンとを有し、かつ外部回路との接続に使用される接続端子を設けたチップキャリアに半導体集積回路素子を搭載し、かつ前記配線用パターンと半導体集積回路素子とを接続してなる半導体装置において前記チップキャリアを、導体からなる支持基板上に、所定の配線パターンが設けられた絶縁層及び所定の配線パターンとされた導体パターンからなる積層部と、前記導体支持基板を所定のパターンに加工してなる外部接続用端子とから構成し、かつ前記チップキャリアに固定した半導体集積回路素子を含め、かつ外部接続用端子の一部を除いてモールドしてなることを特徴とするものである。

【0012】上記同様の目的を達成するために、請求項 4 記載の発明に係わるチップキャリアの製造方法は、前記半導体集積回路素子の搭載部と、そのチップの配線用パターンとを有し、かつ外部回路との接続に使用される接続端子を設けてなるチップキャリアを製造される方法において、導体からなる支持基板上に絶縁層を設けるとともに当該絶縁層に所定のパターンを設ける工程と、当該絶縁層の所定のパターン内に導体を設けるとともに当該絶縁層上に所定の導体パターンを積層する工程と、前記導体支持基板を所定のパターンに加工して外部接続用端子とする工程とからなることを特徴とするものである。

【0013】

【作用】請求項 1 記載の半導体装置では、導体パターン

## 4

と絶縁層の支持基板となる積層板をなくし、この積層板に代えて導体板を使用し、この導体板上に最低限必要な導体パターン、絶縁層を積層して積層部を構成し、この積層が終了した後に、導体板を所定のパターンに加工することにより外部接続用端子とし、これによって、最低限の最低限必要であるところの、導体パターン、絶縁層、外部接続用端子のみで構成することができ、半導体装置の薄型化が可能になる。

【0014】請求項 2 記載の導体板にあつては、 $35\mu\text{m}\sim 1000\mu\text{m}$  の厚さの金属板を採用し、積層部の形成と、外部接続用端子とを形成しやすくしたものである。

【0015】請求項 3 記載の半導体装置では、請求項 1 記載の構造に外部接続端子の一部を残してモールドして、一つの製品としている。

【0016】また、請求項 4 記載のチップキャリアの製造方法は、導体パターンと絶縁層とを形成させるために用いられる支持基板として積層板に代えて導体板を使用し、この導体板上に絶縁層を形成するとともに絶縁層の表裏を接続するための配線パターンを設け、その絶縁層の配線パターン内に導体を設けるとともに、必要な導体パターンを形成して積層部を設けた後、エッチングにより導体板をパターンニングして外部接続用端子となるランドまたはボールを形成している。

【0017】

【実施例】以下、本発明について図示の実施例を参照して説明する。

【0018】図 1 は、本発明の半導体装置の実施例を示す断面図である。図 2 は、同実施例で使用されるチップキャリアを示す断面図である。

【0019】これらの図において、半導体装置 1 は、チップキャリア 2 に IC チップ 3 を搭載し、これらを外部接続用端子 4 の一部を残してモールド樹脂 5 でモールドしてなる。

【0020】このチップキャリア 2 は次のような構造となっている。絶縁層 6 には所定の配線パターンで透孔 7 が設けられており、この透孔 7 には導体 8 が設けられている。また、前記絶縁層 6 の上には、所定の配線パターンで導体パターン 9 が設けられており、かつこの導体パターン 9 の上には絶縁層 10 が設けられている。この絶縁層 10 には、所定の配線パターンで透孔 11 が設けられている。この透孔 11 には導体 12 が設けられている。また、前記絶縁層 10 には、所定の配線パターンで導体パターン 13 及び IC チップ搭載部 14 が設けられている。このように絶縁層 6、導体パターン 9、絶縁層 10 及び導体パターン 13・IC チップ搭載部 14 が積層されて積層部 15 が形成されている。また、前記絶縁層 6 の下面には、例えば逆富士山型をした外部接続用端子 4 が必要に応じた数で設けられている。

【0021】前記チップキャリア 2 の積層部 15 の IC

## 5

チップ搭載部 14 には、IC チップ 3 が搭載されている。

【0022】このような半導体装置 1 を搭載するチップキャリア 2 の製造方法について図 1～図 3 を参照して説明する。

【0023】〔第 1 層目の形成工程〕まず、この実施例では、支持基板として、例えば板厚が 35～300  $\mu\text{m}$  が望ましく、そのうち約 150 [ $\mu\text{m}$ ] の銅合金板 17 を使用する。この銅合金板 17 を洗浄し、よく乾燥させる (図 3 (a) 参照)。

【0024】その後、この銅合金板 17 にスクリーン印刷で感光性樹脂 (例えば、プロビコート 5000 (商品名) ; 日本ペイント株式会社製) を乾燥後の厚みが例えば約 30 [ $\mu\text{m}$ ] となるように印刷した後、例えば 80 [度 C] で例えば約 30 分乾燥する。これにより、図 3 (b) に示すように、銅合金板 17 に樹脂層 18 が形成される。

【0025】次に、図示しないガラスマスクを上記樹脂層 18 上に重ね、上から紫外線を例えば約 3000 [ $\text{mJ}/\text{cm}^2$ ] 照射する。その後、専用の現像液を約 1 分間吹きつけ、紫外線の当たらなかった部分の樹脂を除去する。この処理を終了した後に、水洗をし、例えば 140 [度 C] で例えば 30 [分] 間加熱して残った樹脂を硬化させる。これにより、図 3 (c) に示すように、銅合金板 17 の上に絶縁層 6 が形成され、かつ絶縁層 6 には所定の配線パターンに従って透孔 7 が設けられることになる。

【0026】次に、銅合金板 17 の感光性樹脂を印刷しなかった面 19、20 や、積層部 15 を設けない面 21 に耐めっき性のあるフィルム 21 を貼り付け、硫酸銅めっき液に浸漬し、例えば電流密度 5 [ $\text{A}/\text{dm}^2$ ] で例えば約 25 分間電気めっきをする。これにより、絶縁層 6 の所定の配線パターンに従って設けられた透孔 7、すなわち樹脂層 18 の一部樹脂を除去した部分に当該樹脂層 18 の厚みとほぼ同じ厚さのめっきをつけて導体 8 を設ける。これにより、図 3 (d) に示すように絶縁層 6 の所定の配線パターンに従って設けられた透孔 7 内に導体 8 が設けられたものが得られる。

【0027】次に、図 3 (d) に示すような構造のものの絶縁層 6 の表面上に、スパッタリングで例えば約 0.2 [ $\mu\text{m}$ ] の銅薄膜を形成した後に、硫酸銅めっきを行なって、例えば約 10 [ $\mu\text{m}$ ] の厚さの銅膜を形成する。このような銅膜の上に、例えば液状レジスト (PMER (商品名) ; 東京応化工業株式会社製) を均一に塗布して乾燥させて感光性の絶縁層を設ける。

【0028】その後、この感光性の絶縁層を所定の配線パターンに従って露光し、その後、これを現像することによってエッチングレジストパターンを形成した。次に塩化第 2 鉄液でエッチングした後、エッチングレジストを剥離した。これにより、図 3 (e) に示すように、絶縁

## 6

層 6 の上に導体パターン 9 が形成されることになる。

【0029】これにより、銅合金板 17 の上に絶縁層 6 及び導体パターン 9 の第 1 層目が形成されたことになる。

【0030】〔第 2 層目の形成工程〕再び、導体パターン 9 及び導体パターン 9 が形成されていない絶縁層 6 の部分等の上にスクリーン印刷で感光性樹脂 (例えば、プロビコート 5000 (商品名) ; 日本ペイント株式会社製) を乾燥後の厚みが例えば約 30 [ $\mu\text{m}$ ] となるように印刷した後、例えば 80 [度 C] で例えば約 30 分乾燥して樹脂層 23 を形成する。

【0031】次に、図示しないガラスマスクを上記樹脂層 23 上に重ね、上から紫外線を例えば約 3000 [ $\text{mJ}/\text{cm}^2$ ] 照射する。その後、専用の現像液を約 1 分間吹きつけ、紫外線の当たらなかった部分の樹脂を除去する。この処理を終了した後に、水洗をし、例えば 140 [度 C] で例えば 30 [分] 間加熱して残った樹脂を硬化させる。これにより、図 3 (f) に示すように、導体パターン 9 及び導体パターン 9 のない絶縁層 6 の部分の上に絶縁層 10 が形成され、かつ絶縁層 10 には所定の配線パターンに従って透孔 11 が設けられることになる。

【0032】次に、再び硫酸銅めっき液に浸透し、例えば電流密度 5 [ $\text{A}/\text{dm}^2$ ] で例えば約 25 分間電気めっきをする。これにより、絶縁層 10 の所定の配線パターンに従って設けられた透孔 11、すなわち樹脂層 23 の一部樹脂を除去した部分に当該樹脂層 23 の厚みとほぼ同じ厚さのめっきをつけて導体 12 を設ける。これにより、図 3 (g) に示すように絶縁層 10 の所定の配線パターンに従って設けられた透孔 11 内に導体 12 が設けられたものが得られる。

【0033】次に、図 3 (g) に示すような構造のものの絶縁層 10 の表面上に、スパッタリングで例えば約 0.2 [ $\mu\text{m}$ ] の銅薄膜を形成した後に、硫酸銅めっきを行なって、例えば約 10 [ $\mu\text{m}$ ] の厚さの銅膜を形成する。このような銅膜の上に、例えば液状レジスト (PMER (商品名) ; 東京応化工業株式会社製) を均一に塗布して乾燥させて感光性絶縁層を形成させる。

【0034】その後、この感光性絶縁層を所定の配線パターンに従って露光し、その後、これを現像することによってエッチングレジストパターンを形成した。次に塩化第 2 鉄液でエッチングした後、エッチングレジストを剥離した。これにより、図 3 (h) に示すように、絶縁層 10 の上に導体パターン 13 が形成されたことになる。

【0035】これにより、導体パターン 9 の上に絶縁層 10 及び導体パターン 13 の第 2 層目が形成されたことになる。

【0036】上述したように必要な絶縁層 6、10 と導体パターン 9、13 を積層して積層部 15 を形成した

後、この部分を保護するために耐酸性のフィルムを貼り合わせ、裏面の金属板側にはドライフィルムを貼り合わせた。なお、この耐酸性フィルムとしてドライフィルム等のエッチングレジストを用いてもよい。

【0037】【外部接続用端子の形成工程】次に、銅合金板 17 を所定のパターンに従って露光する。ついで、これを現像して、エッチングすることにより、外部接続用端子 4 を形成する。これにより、図 2 に示すようなチップキャリア 2 が得られることになる。

【0038】このとき、各外部接続用端子 4 の形状は、逆富士山型になるため、製造上の寸法許容性が大きい。

【0039】【半導体装置の製造】このようにして構成されたチップキャリア 2 に IC チップ 3 を搭載し、各外部接続用端子 4 の頂上部を残してモールド樹脂 5 で封止する等により、図 1 に示す半導体装置 1 が形成されることになる。

【0040】なお、チップキャリア 2 に、IC チップ 3 を半導体素子を搭載し、ワイヤーボンディングにて電氣的に接続した後、トランスファモールドにより樹脂封止してもよい。

【0041】

【発明の効果】以上説明したように請求項 1 記載の発明によれば、導体パターンと絶縁層の支持基板となる積層板をなくし、この積層板に代えて導体板を使用し、この導体板上に最低限必要な導体パターン、絶縁層を積層して積層部を構成し、この導体板を所定のパターンに加工することにより外部接続用端子としたことにより、最低限必要であるところの、導体パターン、絶縁層、外部接続用端子のみで構成することができたので、チップキャリアの不要な厚みを減らすことができて半導体装置の薄型化が可能になる。

【0042】また、上記発明によれば、半導体素子と外部接続用端子とを最短距離で結ぶことができるだけでなく、薄型化した絶縁層に合わせた導体パターンが形成できるので、特性インピーダンス等の電気特性の向上と配線密度の向上も可能となり、しかも高速に動作する半導体素子へも対応できる。

【0043】請求項 2 記載の導体板にあつては、 $35\mu$

m $\sim$ 1000 $\mu$ m の厚さの金属板を採用したので、積層部が形成しやすくなり、かつ外部接続用端子を形成が簡単になる。

【0044】請求項 3 記載の半導体装置では、外部接続端子の端面部を残してモールドしているので、全体として薄型化できる。

【0045】また、請求項 4 記載のチップキャリアの製造方法によれば、導体パターンと絶縁層とを形成させるために用いられる支持基板として積層板に代えて導体板を使用し、この導体板上に絶縁層と配線パターンとを積層して積層部を形成し、しかる後にエッチングにより導体板をパターニングして外部接続用端子を形成しているので、チップキャリアの不要な厚みを減らし、かつ外部接続用端子を有するチップキャリアを得ることができる。

【0046】

【図面の簡単な説明】

【図 1】本発明の半導体装置の実施例を示す断面図である。

【図 2】同実施例で使用するチップキャリアを示す断面図である。

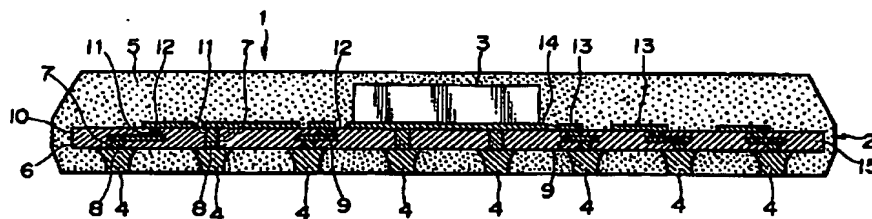
【図 3】同実施例のチップキャリアの製造工程を説明するための図である。

【図 4】従来の半導体装置を示す図である。

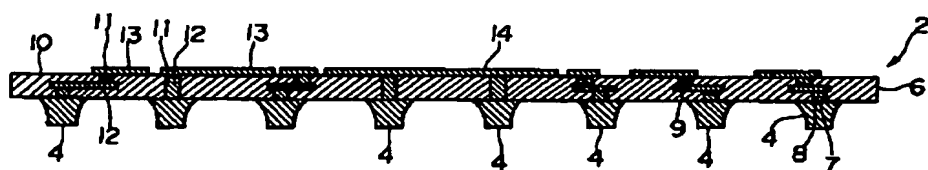
【符号の説明】

- 1 半導体装置
- 2 チップキャリア
- 3 IC チップ（半導体集積回路素子）
- 4 外部接続用端子
- 5 モールド樹脂
- 6, 10 絶縁層
- 7, 11 透孔
- 8, 12 導体
- 9, 13 導体パターン
- 14 IC チップ搭載部
- 15 積層部
- 17 銅合金板（導体支持基板）
- 18 樹脂層

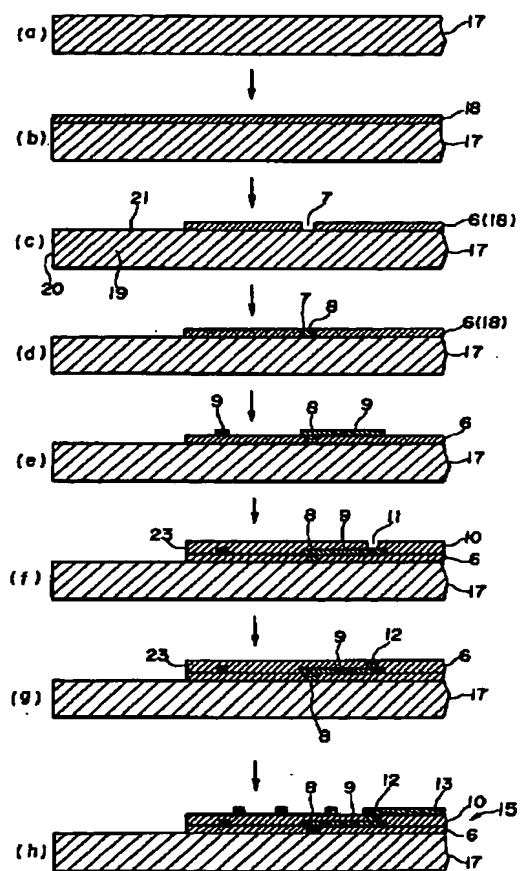
【図 1】



【图 2】



【図 3】



【図 4】

